

25.02.2004 IAP20 Rec'd PCT/PTO 12 DEC 2005

Jyväskylän Patenttitoimisto Berggren Oy Ab
 Ohjelmakaari 1
 40500 Jyväskylä

Patentihakemus nro: 20035096
 Luokka: G06F ILT
 Hakija: Nokia Corporation
 Asiamies: Jyväskylän Patenttitoimisto Berggren Oy Ab
 Asiamiehen viite: BP106686
 Määräpäivä: 25.08.2004

Patentihakemuksen numero ja luokka on mainittava kirjelmässänne PRH:lle

Hakemuksen keksintö liittyy rajapinnan sovittamiseen näyttölaitteen ja prosessorin välille.

Hakemuksen keksintö on patentoitavissa patenttilain ensimmäisen ja toisen pykälän perusteella. Hakijaa pyydetään toimittamaan patenttivaatimukset ruotsiksi.

Julkaisu US6538653-B1 kuvaa järjestelmää graafisen tiedon esittämiseksi näyttölaitteessa (palsta 3 rivi 14 - palsta 4 rivi 26). Siinä graafisen tiedon prosessori toimii keskusyksikön ja näyttölaitteen välillä (kuviot 1 ja 2). Julkaisun US6091863-A1 järjestelmässä käytetään useaa muistiväylää graafisen tiedon siirtämiseksi näyttölaitteeseen (palsta 1 rivi 54 - palsta 3 rivi 63). Siinä graafisen tiedon prosessoriin on liitetty paikallismuisti keskusyksiköstä siirrettäville tiedoille (palsta 5 rivi 6 - palsta 6 rivi 25, kuviot 1 ja 22). Julkaisussa US6222564-B1 muistinohjain ja graafisen tiedon ohjain käyttävät samaa muistiväylää (palsta 5 rivi 48 - palsta 6 rivi 42, kuviot 1). Julkaisun US5450542-A1 järjestelmässä käytetään yhtä jaettua muistia päämuistille ja graafisen tiedon muistille (palsta 4 rivi 60 - palsta 6 rivi 3, kuviot 3). Julkaisu US5790881-A1 kuvaa järjestelmää, missä liitännäissuoritin (coprocessor) on yhdistetty muistiväylään graafisen tiedon esittämiseksi näyttölaitteessa (palsta 2 rivi 66 - palsta 7 rivi 20, kuviot 1A ja 2A).

Tutkijainsinööri
 Puhelin: (09) 6939 5397

Ilpo Tuomi

Liitteet:

- tutkimusraportti
- kopio kahtena kappaleena julkaisuista US6538653-B1, US6091863-A1, US6222564-B1, US5450542-A1 ja US5790881-A1.